

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2004年9月30日 (30.09.2004)

PCT

(10) 国際公開番号
WO 2004/084127 A1

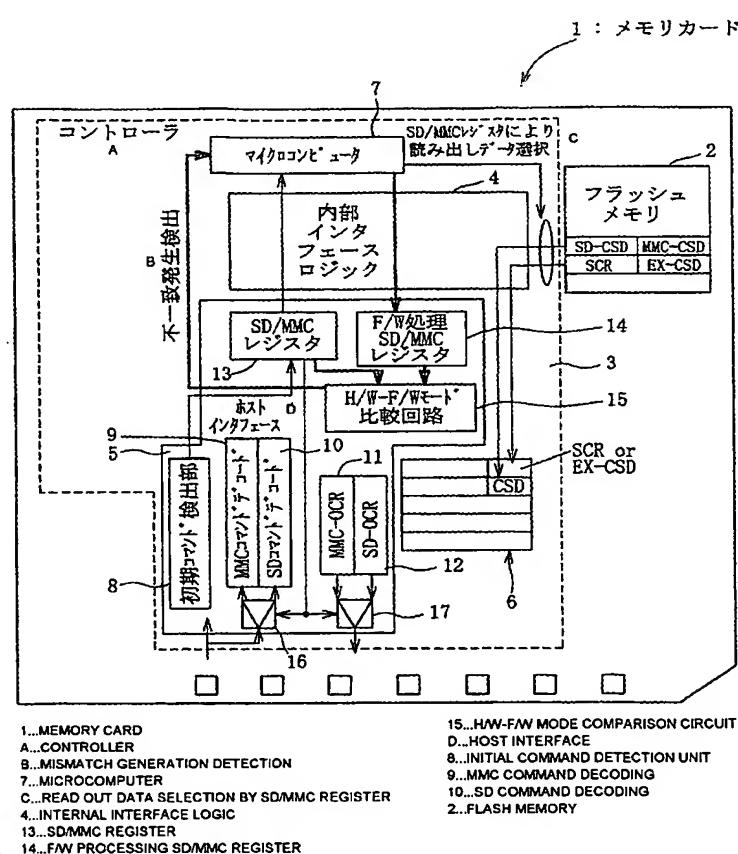
(51) 国際特許分類: G06K 19/07
 (21) 国際出願番号: PCT/JP2003/003414
 (22) 国際出願日: 2003年3月20日 (20.03.2003)
 (25) 国際出願の言語: 日本語
 (26) 国際公開の言語: 日本語
 (71) 出願人 (米国を除く全ての指定国について): 株式会社 ルネサステクノロジ (RENESAS TECHNOLOGY CORP.) [JP/JP]; 〒100-6334 東京都千代田区丸の内二丁目4番1号 Tokyo (JP).
 (72) 発明者: および
 (75) 発明者/出願人 (米国についてのみ): 金森 賢樹

(KANAMORI,Motoki) [JP/JP]; 〒187-8588 東京都小平市上水本町五丁目20番1号 株式会社日立製作所 半導体グループ内 Tokyo (JP). 倉形 繁男 (KURAKATA,Shigeo) [JP/JP]; 〒187-8588 東京都小平市上水本町五丁目20番1号 株式会社日立製作所 半導体グループ内 Tokyo (JP). 熊原 千明 (KUMAHARA,Chiaki) [JP/JP]; 〒187-8588 東京都小平市上水本町五丁目20番1号 株式会社日立製作所 半導体グループ内 Tokyo (JP). 大館 英史 (ODATE,Hidefumi) [JP/JP]; 〒187-8588 東京都小平市上水本町五丁目20番1号 株式会社日立製作所 半導体グループ内 Tokyo (JP). 四方 淳史 (SHIKATA,Atsushi) [JP/JP]; 〒187-8588 東京都小平市上水本町五丁目20番1号 株式会社日立製作所 半導体グループ内 Tokyo (JP).

[続葉有]

(54) Title: MEMORY CARD AND INITIALIZATION SETTING METHOD THEREOF

(54) 発明の名称: メモリカードおよびその初期化設定方法



(57) Abstract: An initialization command detection unit (8) detects whether an initialization command output from a host is 'CMD1' or 'CMD55+CMD41' and sets the result on an SD/MMC register (13). According to the detection result set on the SD/MMC register (13), hardware and firmware resetting is performed. After this, a microcomputer (7) sets on an F/W processing SD/MMC register (14) data indicating whether the firmware reset has been performed by using a multi-media card mode or an SD mode. An H/W-F/W mode comparison circuit (15) compares data of the SD/MMC register (13) and data of the F/W processing SD/MMC register (14). If the data coincide, the reset busy is released to enter a command wait state. If the data do not coincide, a mismatch generation detection signal is output to the microcomputer (7) and power on reset processing is performed again.

(57) 要約: ホストから出力された初期化コマンドが'CMD 1'、'CMD 55 + CMD 41'のいずれであるかを初期化コマンド検出部8により検出し、その結果をSD/MMCレジスタ13にセットする。そして、SD/MMCレジスタ13にセットされた検出結果に基づいて、ハードウェア、およびファームウェアのリセット処理をそれぞれ実行する。その後、マイクロコンピュータ7は、ファームウェアのリセット処理がマルチメディアカードモード、またはSDモードのいずれのモードによって実行されたかを示すデータをF/W処理SD/MMCレジスタ14にセットする。H/W-F/Wモード比較回路15は、SD/MMCレジスタ13、およびF/W処理SD/MMCレジスタ14に

[続葉有]



(74) 代理人: 筒井 大和 (TSUTSUI,Yamato); 〒160-0023 東
京都 新宿区 西新宿 8 丁目 1 番 1 号 アゼリアビル
3 階 筒井国際特許事務所 Tokyo (JP).

添付公開書類:
— 國際調査報告書

(81) 指定国(国内): CN, JP, KR, SG, US.

(84) 指定国(広域): ヨーロッパ特許 (AT, BE, BG, CH, CY,
CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC,
NL, PT, SE, SI, SK, TR).

2 文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

明細書

メモリカードおよびその初期化設定方法

5 技術分野

本発明は、メモリカードの初期化不良動作の回避技術に適用して有効な技術に関するものである。

背景技術

10 パーソナルコンピュータや多機能端末機などの外部記憶メディアの1つとして、標準化団体であるMMCA (MultiMedia Card Association) が標準化したマルチメディアカード (登録商標) やSDA (SD card Association) が標準化したSD (Secure Digital) カード (登録商標) などが広く知られており、デジタルビデオカメラの
15 静止画像記録、携帯電話のデータ記録、携帯音楽プレーヤの音楽記録などに用いられている。

ところが、上記のようなメモリカードでは、次のような問題点があることが本発明者により見い出された。

20 マルチメディアカードとSDカードとは、利便性をより向上するためにマルチメディアカードの規格、およびSDカードの規格の両方で動作するメモリカードが望まれている。

25 図11は、マルチメディアカードの規格とSDカードの規格との相違点の説明図である。図示するように、初期化コマンド、CSD値、コマンドサポート、OCR (Operation Condition Register) 値、およびその他のレジスタなどを設定する規格が異なっている。

図12は、本発明者が検討したマルチメディアカードの規格による動作を行うマルチメディアカードモードとSDカードの規格による動作を行うSDモードとの両モードで動作するメモリカードの内部ブロック図である。

この場合、図示するように、メモリカード50は、フラッシュメモリ51、お

およびコントローラ 5 2から構成される。コントローラ 5 2は、内部インタフェースロジック 5 3、ホストインターフェース 5 4、データバッファ 5 5、ならびにマイクロコンピュータ 5 6からなる。

フラッシュメモリ 5 1のシステム領域には、SD-CSD (Card Specific Data)、SCR (Secure Register)、MMC-CSD、EX (Extend)-CSDなどのデータが格納されている。

内部インターフェースロジック 5 3は、フラッシュメモリ 5 1、データバッファ 5 5、ならびにマイクロコンピュータ 5 6におけるインターフェースからなる。

ホストインターフェース 5 4は、ホストから入出力される書き込み／読み出し／消去といった動作を指示するコマンドを受け、これらの動作に必要なデータの入出力を行う。

データバッファ 5 5は、ホスト、およびフラッシュメモリ 5 1から入出力されるデータを一時的に格納するとともに、コントローラ 5 2がフラッシュメモリ 5 1から読み出したSD-CSD、SCR、またはMMC-CSD、EX (Extend)-CSDの一方を格納する。マイクロコンピュータ 5 5は、コントローラ 5 2のすべての制御を司る。

また、ホストインターフェース 5 4は、初期コマンド検出部 5 7、MMCコマンドデコード 5 8、SDコマンドデコード 5 9、MMC-OCR 6 0、SD-OCR 6 1、SD/MMCレジスタ 6 2、およびスイッチ部 6 3、6 4から構成されている。

初期コマンド検出部 5 7は、入力された初期コマンドがSD規格のコマンドかMMC規格のコマンドかを検出する。SD/MMCレジスタ 6 2は、初期コマンド検出部 5 7によって検出された検出信号を格納する。

マイクロコンピュータ 5 6は、SD/MMCレジスタ 6 2に格納されている検出結果を参照し、マルチメディアカードモード／SDモードのいずれで動作すればよいかを認識する。

スイッチ部 6 3、6 4は、SD/MMCレジスタ 6 2に格納されている検出結果に基づいて信号の出力先を切り替える。MMCコマンドデコード 5 8は、メモリカード 5 0がマルチメディアカードモードの動作の際に、MMC規格のコマン

ドをデコードする。SDコマンドデコード59は、メモリカード50がSDモードで動作の際に、SD規格のコマンドをデコードする。

MMC-OCR60は、マルチメディアカードモードにおける動作可能な電圧範囲を定義し、SD-OCR61、SDモードにおける動作可能な電圧範囲を定義する。

スイッチ部63は、SD/MMCレジスタ62に格納された検出結果が、マルチメディアカードモードの際には、入力されるコマンドがMMCコマンドデコード58に入力されるように接続先を切り替え、該検出結果が、SDモードの際には、入力されるコマンドがSDコマンドデコード59に入力されるように接続先を切り替える。

また、スイッチ部64は、SD/MMCレジスタ62に格納された検出結果が、マルチメディアカードモードの際には、MMC-OCR60のデータが出力されるように接続先を切り替え、該検出結果が、SDモードの際には、SD-OCR61のデータが出力されるように接続先を切り替える。

ここで、本発明者が検討したメモリカード50のパワーオンリセット処理の動作について、図13のタイミングチャート、および図14のフローチャートを用いて説明する。ここでは、初期コマンドとして、SDモードの'CMD55+CMD41'がメモリカード50に入力されるものとする。

図13においては、上方から下方にかけて、ホストから出力されるコマンド、SD/MMCレジスタ62、マイクロコンピュータ56のファームウェア処理、初期化コマンド検出部57、MMC-OCR60/SD-OCR61、MMCコマンドデコード58/SDコマンドデコード59のそれぞれの信号タイミングについて示している。

さらに、図14においては、左側に示す点線内のフローチャートがハードウェアの初期化処理であり、右側に示す点線内のフローチャートがファームウェアの初期化処理をそれぞれ示している。

まず、メモリカード50に電源電圧VCCが供給されると、ホストから、該メモリカード50の動作可能な電圧範囲のチェック、および該メモリカード50の内部処理を終了したかをチェックする初期化コマンド'CMD55+CMD41'

が出力される（ステップS501）。

初期化コマンド検出部57は、初期化コマンドを検出し、その検出結果をSD/MMCレジスタ62に出力してセットする（ステップS502）。

5 シンジケート63、64は、SD/MMCレジスタ62にセットされたデータに基づいて、シンジケート63は、ホストから出力されるコマンドがSDコマンドコード59に入力されるように接続先を切り替え、シンジケート64は、SD-O CR61のデータが出力されるように接続先を切り替える（ステップS503）。その後、メモリカード50はコマンドの待ち受け状態となる。

10 さらに、ステップS503の処理と並行して、マイクロコンピュータ56は、SD/MMCレジスタ62にセットされた検出結果に基づいて、フラッシュメモリ51にアクセスし、システム領域に格納されているSD-CSDを読み出し（ステップS504）、データバッファ55に格納する。続いて、マイクロコンピュータ56は、SCRをフラッシュメモリ51から読み出し（ステップS505）、データバッファ55に格納する。

15 その後、マイクロコンピュータ56は、代替領域を管理するフラッシュテーブルなどを検索し（ステップS506）、リセットビジーを解除して（ステップS507）コマンド待ち状態となる。

20 このパワーオンリセット処理中において、たとえば、図14左側に示す点線内に示すハードウェアの初期化処理が終了した後に、ホストからマルチメディアカードモードの初期化コマンドである‘CMD1’が入力されると、ハードウェアはリセットビジーを解除した際、再びマルチメディアカードモードによる初期化動作を開始してしまうが、図14右側に示す点線内に示すファームウェアの初期化処理は行われず、ハードウェアとファームウェアとのモード認識のずれが生じてしまうことになる。

25 本発明の目的は、ある動作モードの初期化中に異なる動作モードの初期化コマンドが入力されても、初期化動作不良を確実に防止することのできるメモリカードメモリカードおよびその初期化設定方法を提供することにある。

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

発明の開示

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

5 (1) 本発明は、複数の不揮発性メモリセルを有し、所定の情報を格納可能な不揮発性半導体メモリと、外部から発行されたコマンドに基づいて不揮発性半導体メモリの動作指示を行うコントローラとからなるメモリカードであって、

コントローラは、外部から発行される第1、または第2の動作モードの初期化設定コマンドを検出し、初期化設定コマンドによる初期化設定の終了後、検出した初期化設定コマンドの動作モードとファームウェアリセット処理を実行した動作モードとが一致しない際に不一致検出信号を出力するホストインターフェース部を備え、初期化設定の実行後に比較回路の不一致発生検出信号を受け取ると、初期化コマンド格納部に格納された検出結果に基づいて、再び初期化処理を行うものである。

15 また、本願のその他の発明の概要を簡単に示す。

(2) 本発明は、複数の不揮発性メモリセルを有し、所定の情報を格納可能な不揮発性半導体メモリと、外部から発行されたコマンドに基づいて不揮発性半導体メモリの動作指示を行うコントローラとからなるメモリカードであって、コントローラは、外部から発行される第1、または第2の動作モードの初期化設定コマンドを検出した際にマスク信号を出力し、第1、または第2の動作モードのいずれかの初期化設定を実行している期間は、新たな初期化設定コマンドを受け付けるホストインターフェース部を備えたものである。

(3) 本発明は、複数の不揮発性メモリセルを有し、所定の情報を格納可能な不揮発性半導体メモリと、外部から発行されたコマンドに基づいて不揮発性半導体メモリの動作指示を行うコントローラとからなるメモリカードであって、コントローラは、外部から発行される第1、または第2の動作モードの初期化設定コマンドを検出し、検出した検出結果を順次格納し、初期化設定終了信号を受け取る毎に、格納した検出結果を順次出力するホストインターフェース部を備え、検出結果に基づいて、第1、または第2の動作モードのいずれかの初期化設定を実行し、

初期化設定の終了後、新たな検出結果が格納されている際には、結果に基づいてファームウェアリセット処理を行うものである。

さらに、本願のその他の発明の概要を項に分けて簡単に示す。

(1) 以下のステップを含むメモリカードの初期化設定方法：

5 (a) 外部から発行される第1、または第2の動作モードの初期化設定コマンドを初期化コマンド検出部が検出するステップ、

(b) 初期化コマンド検出部が検出した検出結果を初期化コマンド格納部に格納するステップ、

10 (c) コントローラが、初期化コマンド格納部に格納された検出結果に基づいて、第1、または第2の動作モードのいずれかの初期化設定を実行するステップ、

(d) 第1、または第2の動作モードによる初期化設定において、ファームウェアリセット処理がいずれの動作モードで実行されたかを示すデータをファームウェアリセット処理格納部に格納するステップ、

15 (e) 初期化コマンド格納部に格納された検出結果とファームウェアリセット処理格納部に格納されたデータとを比較回路により比較し、一致しない際には不一致発生検出信号を出力するステップと、

(f) コントローラは、不一致発生検出信号を受け取ると、初期化コマンド格納部に格納された検出結果に基づいて、再び初期化処理を行うステップ。

(2)

20 (a) 外部から発行される第1、または第2の動作モードの初期化設定コマンドを初期化コマンド検出部が検出するステップ、

(b) 初期化コマンド検出部が検出した検出結果を初期化コマンド格納部に格納するステップ、

25 (c) 初期化コマンド検出部が第1、または第2の動作モードの初期化設定コマンドを検出した際に、モード設定マスク部が初期化コマンド格納部にマスク信号を出力し、初期化コマンド格納部に新たに入力される検出結果をマスクするステップ、

(d) コントローラが、初期化コマンド格納部に格納された検出結果に基づいて、第1、または第2の動作モードのいずれかの初期化設定を実行するステップ。

(3)

(a) 外部から発行される第1、または第2の動作モードの初期化設定コマンドを初期化コマンド検出部が検出するステップ、

5 (b) 初期化コマンド検出部が検出した最初の検出結果を初期化コマンド格納部に格納するステップ、

(c) 初期化コマンド検出部が検出した検出結果を初期化コマンド格納部に順次格納するステップ、

(d) 初期化コマンド格納部に格納された検出結果に基づいて、第1、または第2の動作モードのいずれかの初期化設定を実行し、初期化設定の終了後、リセット終了設定部から初期化設定終了信号を出力するステップ、

10 (e) 初期化設定の終了後、初期化設定終了信号を受け取る毎に初期化コマンド格納部から順次出力される結果に基づいてファームウェアリセット処理を行うステップ。

15 図面の簡単な説明

図1は、本発明の実施の形態1によるメモリカードのブロック図、図2は、図1のメモリカードにおけるコネクタピンの説明図、図3は、図1のメモリカードに設けられたホストインターフェースのブロック図、図4は、図1のメモリカードによるパワーオンリセット処理のフローチャート、図5は、本発明の実施の形態2によるメモリカードのブロック図、図6は、図5のメモリカードにおけるパワーオンリセット処理時の信号タイミングチャート、図7は、図5のメモリカードにおけるパワーオンリセット処理時のフローチャート、図8は、本発明の実施の形態3によるメモリカードのブロック図、図9は、図8のメモリカードにおけるパワーオンリセット処理時の信号タイミングチャート、図10は、図8のメモリカードにおけるパワーオンリセット処理時のフローチャート、図11は、SDカード、およびマルチメディアカードの両規格におけるコマンドの相違点を示した説明図、図12は、本発明者が検討したメモリカードのブロック図、図13は、図12のメモリカードにおけるパワーオンリセット処理時の信号タイミングチャート、図14は、図12のメモリカードにおけるパワーオンリセット処理時のフ

ローチャートである。

発明を実施するための最良の形態

本発明を詳細に説明するために、添付の図面に従ってこれを説明する。なお、

5 実施例を説明するための全図において、同一機能を有するものは同一符号を付け、
その繰り返しの説明は省略する。

(実施の形態 1)

本実施の形態 1において、メモリカード 1 は、たとえば、デジタルビデオカメラ、携帯電話、携帯音楽プレーヤやパーソナルコンピュータなどにおけるホスト 10 の外部記憶メディアとして用いられ、SD カードの規格、およびマルチメディアカードの規格の両方の規格で動作するメモリカードである。

メモリカード 1 は、図 1 に示すように、フラッシュメモリ（不揮発性半導体メモリ）2、およびコントローラ 3 から構成される。このコントローラ 3 は、内部 15 インタフェースロジック 4、ホストインタフェース（ホストインタフェース部）5、データバッファ 6、ならびにマイクロコンピュータ 7 から構成されている。

フラッシュメモリ 2 は、電気的にデータの書き換え、消去が可能な不揮発性半導体メモリである。このフラッシュメモリ 2 のシステム領域には、SD-CSD、SCR、MMC-CSD、EX-CSD などのデータが格納されている。

SD-CSD は、SD カードにおけるカード特性レジスタであり、SD カード 20 の規格で動作する SD モード（第 1 の動作モード）のメモリカード 1 に関する諸情報が格納されている。SCR は、SD モード時におけるメモリカード 1 のセキュアモードにおけるセキュリティ情報やカードのステータスが格納されたレジスターである。

MMC-CSD は、マルチメディアカードにおけるカード特性レジスタであり、 25 該マルチメディアカードの規格で動作するマルチメディアカードモード（第 2 の動作モード）のメモリカード 1 に関する諸情報が格納されている。

EX-CSD は、マルチメディアカードモード時におけるメモリカード 1 のセキュアモードにおけるセキュリティ情報が格納されたレジスタである。

内部インタフェースロジック 4 は、フラッシュメモリ 2、データバッファ 6、

ならびにマイクロコンピュータ7におけるインタフェースである。ホストインターフェース5は、ホストから入出力される書き込み／読み出し／消去といった動作を指示するコマンドを受け、これらの動作に必要なデータの入出力を行う。

データバッファ6は、ホスト、およびフラッシュメモリ2から入出力されるデータを一時的に格納するとともに、コントローラ3がフラッシュメモリ2から読み出したSD-CSD、SCR、またはMMC-CSD、EX-CSDの一方を格納する。マイクロコンピュータ7は、コントローラ3のすべての制御を司る。

また、メモリカード1の下方には、図示するように、右側から左側にかけて、ホストとの接続用のコネクタピンP1～P7が設けられている。メモリカード1の下側のコーナ部に設けられた切り欠きに最も近いコネクタピンP1が1ピンであり、該切り欠きから最も離れたコネクタピンP7が7ピンとなる。

これらコネクタピンP1～P7におけるピン構成を図2に示す。コネクタピンP1は、NC (No Connect) であり、コネクタピンP3、P6は基準電位となるグランドが接続される。

コネクタピンP2には、コマンドが入出力され、コネクタピンP5には外部からのクロック信号が入力される。コネクタピンP7には、データが入出力される。

本実施の形態では、メモリカード1がマルチメディアカードにおけるコネクタピン配置を採用した場合について記載したが、該メモリカード1は、SDカードにおけるコネクタピン配置であってもよい。

この場合、コネクタピン数は9ピンとなり、コネクタピンP1、P7との左右にそれぞれ新しいコネクタピンが配置されることになる。また、新たなコネクタピンはコネクタピンP7と同様にデータが入出力されるI/Oピンとなる。

また、ホストインターフェース5の内部構成について、図3を用いて説明する。

ホストインターフェース5は、初期コマンド検出部8、MMCコマンドデコード(第2のコマンドデコード部)9、SDコマンドデコード(第1のコマンドデコード部)10、MMC-OCR(第2のOCR)11、SD-OCR(第1のOCR)12、SD/MMCレジスタ(初期化コマンド格納部)13、F/W処理SD/MMCレジスタ(ファームウェアリセット処理格納部)14、H/W-F/Wモード比較回路(比較部)15、およびスイッチ部16、17から構成され

ている。

初期コマンド検出部8は、コネクタピンP2を介して入力された初期コマンドがSD規格のコマンドかMMC規格のコマンドかを検出する。初期コマンド検出部8には、SD/MMCレジスタ13が接続されている。

5 SD/MMCレジスタ13は、初期コマンド検出部8によって検出された検出信号を格納する。SD/MMCレジスタ13には、マイクロコンピュータ7、ならびにスイッチ部16、17がそれぞれ接続されている。

10 マイクロコンピュータ7は、SD/MMCレジスタ13に格納されている検出結果を参照することによって、マルチメディアカードモード/SDモードのいずれで動作すればよいかを認識する。

スイッチ部16、17は、SD/MMCレジスタ13に格納されている検出結果に基づいて信号の出力先を切り替える。スイッチ部（第1の切り替え部）16の入力部には、コネクタピンP2が接続されている。

15 このスイッチ部16の一方の出力部には、MMCコマンドデコード9が接続されており、他方の出力部にはSDコマンドデコード10が接続されている。

MMCコマンドデコード9は、メモリカード1がマルチメディアカードモードの動作の際に、MMC規格のコマンドをデコードする。SDコマンドデコード10は、メモリカード1がSDモードで動作の際に、SD規格のコマンドをデコードする。

20 さらに、スイッチ部（第2の切り替え部）17の一方の入力部には、MMC-O CR11が接続されており、他方の入力部には、SD-O CR12が接続されている。そして、このスイッチ部17の出力部には、コネクタピンP7が接続されている。MMC-O CR11は、マルチメディアカードモードにおける動作可能な電圧範囲を定義し、SD-O CR12は、SDモードにおける動作可能な電圧範囲を定義する。

25 よって、スイッチ部16は、SD/MMCレジスタ13に格納された検出結果が、マルチメディアカードモードの際には、コネクタピンP2を介して入力されるコマンドがMMCコマンドデコード9に入力されるように接続先を切り替え、該検出結果が、SDモードの際には、コネクタピンP2を介して入力されるコマ

ンドがSDコマンドデコード10に入力されるように接続先を切り替える。

また、スイッチ部17は、SD/MMCレジスタ13に格納された検出結果が、マルチメディアカードモードの際には、コネクタピンP7を介してMMC-OCR11のデータが出力されるように接続先を切り替え、該検出結果が、SDモードの際には、コネクタピンP7を介してSD-OCR12のデータが出力されるように接続先を切り替える。

F/W処理SD/MMCレジスタ14は、マイクロコンピュータ7に接続されており、該マイクロコンピュータ7から出力されたファームウェアのリセット処理がマルチメディアカードモード、あるいはSDモードのいずれで行われたかを示す結果を格納する。

H/W-F/Wモード比較回路15は、SD/MMCレジスタ13、ならびにF/W処理SD/MMCレジスタ14に格納されたデータが入力されるように接続されており、それらのデータを比較し、一致するか否かの判定する。

SD/MMCレジスタ13とF/W処理SD/MMCレジスタ1とのデータが一致しない場合、H/W-F/Wモード比較回路15は、不一致発生検出信号をマイクロコンピュータ7に出力する。

次に、本実施の形態1のメモリカード1におけるパワーオンリセット処理について、図4のフローチャートを用いて説明する。この図4においては、左側に示す点線内のフローチャートがハードウェアの初期化処理であり、右側に示す点線内のフローチャートがファームウェアの初期化処理をそれぞれ示している。

まず、メモリカード1がホストに設けられたメモリスロットなどに挿入されると、該メモリスロットのコネクタピンを介してメモリカード1に電源電圧VCCが供給される。

ホストから、メモリカード1の動作可能な電圧範囲のチェック、および該メモリカード1の内部処理を終了したかをチェックする初期化コマンドが出力される(ステップS101)。

そして、初期化コマンド検出部8は、入力された初期化コマンドが、マルチメディアカードモードの'CMD1'、またはSDモードの'CMD55+CMD41'のいずれであるかを検出し、その検出結果をSD/MMCレジスタ13に

出力して該SD/MMCレジスタ13にセットする（ステップS102）。

スイッチ部16、17は、SD/MMCレジスタ13にセットされたデータに基づいて、接続先を切り替え（ステップS103）、その後、メモリカード1はコマンドの待ち受け状態となる。

5 SD/MMCレジスタ13にセットされたデータがマルチメディアカードモードの場合、スイッチ部16は、ホストから出力されるコマンドがMMCコマンドデコード9に入力されるように接続先を切り替え、スイッチ部17は、MMC—OCR11のデータが出力されるように接続先を切り替える。

また、SD/MMCレジスタ13にセットされたデータがSDモードの場合、
10 ホストから出力されるコマンドがSDコマンドデコード10に入力されるように接続先を切り替え、スイッチ部17は、SD—OCR12のデータが出力されるように接続先を切り替える。

さらに、ステップS103の処理と並行して、マイクロコンピュータ7は、SD/MMCレジスタ13にセットされた検出結果に基づいて、フラッシュメモリ2にアクセスし、システム領域に格納されているSD—CSD、またはMMC—CSDのいずれかを読み出し（ステップS104）、データバッファ6に格納する。

続いて、マイクロコンピュータ7は、SCR、またはEX—CSDのいずれかをフラッシュメモリ2から読み出し（ステップS105）、データバッファ6に格納する。
20

これらステップS104、S105の処理において、SD/MMCレジスタ13にセットされたデータがマルチメディアカードモードの際、マイクロコンピュータ7は、MMC—CSD、およびEX—CSDをそれぞれ読み出し、SD/MMCレジスタ13にセットされたデータがSDモードの場合、マイクロコンピュータ7は、SD—CSD、およびSCRをそれぞれ読み出す。
25

その後、マイクロコンピュータ7は、代替領域を管理するフラッシュテーブルなどを検索し（ステップS106）、ファームウェアのリセット処理がマルチメディアカードモード、またはSDモードのいずれのモードによって実行されたかを示すデータをF/W処理SD/MMCレジスタ14にセットする（ステップS

107)。

そして、H/W-F/Wモード比較回路15は、SD/MMCレジスタ13、およびF/W処理SD/MMCレジスタ14にセットされているデータを比較し(ステップS108)、一致していれば、リセットビジーを解除してコマンド待ち状態となる。

また、ステップS108の処理において、SD/MMCレジスタ13のデータとF/W処理SD/MMCレジスタ14のデータとが不一致の際には、不一致発生検出信号をマイクロコンピュータ8に出力し、再度ステップS101～S108の処理(パワーオンリセット処理)を行う。

このパワーオンリセット処理は、SD/MMCレジスタ13のデータとF/W処理SD/MMCレジスタ14のデータとが一致するまで繰り返し行われる。

よって、メモリカード1が一方の動作モードにおいて初期化動作中に続けて他方の動作モードの初期化コマンドが入力されても、後からハードウェアとファームウェアの初期化処理が一致するまでパワーオンリセット処理を繰り返し行うことになる。

それにより、本実施の形態1によれば、SDモードとマルチメディアカードモードとの両方で動作するメモリカード1における初期化動作不良を確実に防止することができ、該メモリカード1の信頼性を大幅に向上することができる。

(実施の形態2)

本実施の形態2において、メモリカード1aは、図5に示すように、前記実施の形態1と同様に、フラッシュメモリ2、およびコントローラ3から構成されている。コントローラ3は、内部インタフェースロジック4、ホストインタフェース(ホストインタフェース部)5a、データバッファ6、ならびにマイクロコンピュータ7から構成されている。

また、ホストインタフェース5aは、初期コマンド検出部8、MMCコマンドデコード9、SDコマンドデコード10、MMC-O CR11、SD-O CR12、SD/MMCレジスタ13からなる前記実施の形態1と同様の構成に、モード設定マスクレジスタ(モード設定マスク部)18が新たに設けられている。

モード設定マスクレジスタ18には、初期コマンド検出部8、およびSD/M

MC レジスタ 1 3 がそれぞれ接続されている。このモード設定マスクレジスタ 1 8 は、初期コマンド検出部 8 が検出した検出結果に基づいて、SD/MMC レジスタ 1 3 にマスク信号を出力する。

次に、本実施の形態 2 のメモリカード 1 a におけるパワーオンリセット処理について、図 6 のタイミングチャート、および図 7 のフローチャートを用いて説明する。ここでは、初期コマンドとして、SD モードの ‘CMD 5 5 + CMD 4 1’ がメモリカード 1 a に入力されるものとするが、初期コマンドとして、マルチメディアカードモードの ‘CMD 1’ がメモリカード 1 a に入力されても同様の動作が行われることになる。

図 6においては、上方から下方にかけて、ホストから出力されるコマンド、SD/MMC レジスタ 1 3、マイクロコンピュータ 7 によるファームウェア処理、初期化コマンド検出部 8、モード設定マスクレジスタ 1 8 のモード切り替えマスク、MMC-OCR 1 1 / SD-OCR 1 2、MMC コマンドデコード 9 / SD コマンドデコード 1 0 のそれぞれの信号タイミングについて示している。

また、図 7においては、左側に示す点線内のフローチャートがハードウェアの初期化処理であり、右側に示す点線内のフローチャートがファームウェアの初期化処理をそれぞれ示している。

まず、メモリカード 1 a がホストに設けられたメモリスロットなどに挿入されてメモリカード 1 a に電源電圧 VCC が供給されると、該ホストから、メモリカード 1 a の動作可能な電圧範囲のチェック、および該メモリカード 1 の内部処理を終了したかをチェックする初期化コマンド ‘CMD 5 5 + CMD 4 1’ が出力される（ステップ S 2 0 1）。

そして、初期化コマンド検出部 8 が、SD モードの初期化コマンド ‘CMD 5 5 + CMD 4 1’ を検出すると、その検出結果を SD/MMC レジスタ 1 3 に出力して該 SD/MMC レジスタ 1 3 にセット（Hi レベル）するとともに（ステップ S 2 0 2）、モード設定マスクレジスタ 1 8 に出力する。

モード設定マスクレジスタ 1 8 は、初期化コマンド検出部 8 の検出結果を受けて Hi レベルのマスク信号を SD/MMC レジスタ 1 3 に出力する。このマスク信号が出力されている期間に入力される初期化コマンド ‘CMD 1’ は、ポーリ

ングコマンドとして処理される。

SD/MMC レジスタ 13 は、モード設定マスクレジスタ 18 のマスク信号が H_i レベルの期間、リセット処理中にマルチメディアカードモードの初期コマンド 'CMD 1' が入力されても、SD モードからマルチメディアカードモードへの切り替えがマスクされる。
5

スイッチ部 16, 17 は、SD/MMC レジスタ 13 にセットされたデータに基づいて、接続先を切り替え（ステップ S 203）、SD コマンドコード 10、および SD-OCR 12 をそれぞれ選択する。その後、メモリカード 1 はコマンドの待ち受け状態となる。

10 さらに、ステップ S 203 の処理と並行して、マイクロコンピュータ 7 は、SD/MMC レジスタ 13 にセットされた検出結果に基づいて、フラッシュメモリ 2 にアクセスし、システム領域に格納されている SD-CSD を読み出し（ステップ S 204）、データバッファ 6 に格納する。

15 続いて、マイクロコンピュータ 7 は、フラッシュメモリ 2 から SCR を読み出し（ステップ S 205）、データバッファ 6 に格納する。

その後、マイクロコンピュータ 7 は、代替領域を管理するフラッシュテーブルなどを検索し（ステップ S 206）、リセットビジーを解除するとともにマスク解除信号をモード設定マスクレジスタ 18 に出力する（ステップ S 207）。モード設定マスクレジスタ 18 は、マスク解除信号を受けて、マスク信号を解除する。
20

このステップ S 206 の処理において、リセットビジーが解除されると、モード設定マスクレジスタ 18 から出力されるマスク信号が L_o レベルとなり、マスクが解除されてコマンド待ち状態となる。

それにより、本実施の形態 2 では、マスク信号が出力されている間、モード切り替えがマスクされるので、メモリカード 1a における初期化動作不良を確実に防止することができ、該メモリカード 1a の信頼性を大幅に向上することができる。
25

（実施の形態 3）

本実施の形態 3 において、メモリカード 1b は、図 8 に示すように、前記実施

の形態1と同様に、フラッシュメモリ2、およびコントローラ3から構成されている。コントローラ3は、内部インターフェースロジック4、ホストインターフェース(ホストインターフェース部)5b、データバッファ6、ならびにマイクロコンピュータ7から構成されている。

5 また、ホストインターフェース5bは、初期コマンド検出部8、MMCコマンドデコード9、SDコマンドデコード10、MMC-OCR11、SD-OCR12、SD/MMCレジスタ13からなる前記実施の形態1、2と同様の構成に、初期化コマンドバッファ(初期化コマンド格納部)19、およびリセット終了レジスタ(リセット終了設定部)20が新たに設けられている。

10 初期化コマンドバッファ19には、マイクロコンピュータ7、初期コマンド検出部8、およびSD/MMCレジスタ13がそれぞれ接続されている。この初期化コマンドバッファ19は、初期コマンド検出部8が検出した初期化コマンドをバッファリングする。

15 リセット終了レジスタ20は、マイクロコンピュータ7に接続されており、パワーオンリセット処理が終了した際に該マイクロコンピュータ7によってメモリカード1bのリセット処理の終了を示す信号がセットされる。

次に、本実施の形態3のメモリカード1bにおけるパワーオンリセット処理について、図9のタイミングチャート、ならびに図10のフローチャートを用いて説明する。

20 ここでは、初期コマンドとして、SDモードの'CMD55+CMD41'がメモリカード1b入力され、その初期化中にマルチメディアカードモードの初期化コマンド'CMD1'が入力された場合について説明するが、マルチメディアカードモードの初期化コマンド'CMD1'が入力され、その初期化中にSDモードの'CMD55+CMD41'がメモリカード1b入力される場合も同様の動作を行う。

図9においては、上方から下方にかけて、ホストから出力されるコマンド、SD/MMCレジスタ13、マイクロコンピュータ7のファームウェア処理、初期化コマンド検出部8、初期化コマンドバッファ19、MMC-OCR11/SD-OCR12、MMCコマンドデコード9/SDコマンドデコード10のそれぞ

れの信号タイミングについて示している。

また、図10においては、左側に示す点線内のフローチャートがハードウェアの初期化処理であり、右側に示す点線内のフローチャートがファームウェアの初期化処理をそれぞれ示している。

5 まず、メモリカード1bがホストに設けられたメモリスロットなどに挿入され
てメモリカード1b電源電圧VCCが供給されると、該ホストから、メモリカード1bの動作可能な電圧範囲のチェック、および該メモリカード1の内部処理を
終了したかをチェックする初期化コマンド'CMD 55+CMD 41'が出力さ
れる（ステップS301）。

10 そして、初期化コマンド検出部8が、SDモードの初期化コマンド'CMD 5
5+CMD 41'を検出すると、その検出結果をSD/MMCレジスタ13に出
力して該SD/MMCレジスタ13にセット（Hiレベル）する（ステップS3
02）。

15 スイッチ部16、17は、SD/MMCレジスタ13にセットされたデータ
に基づいて、接続先を切り替え（ステップS303）、SDコマンドコード1
0、およびSD-OCR12をそれぞれ選択する。その後、メモリカード1はコ
マンドの待ち受け状態となる。

20 さらに、ステップS303の処理と並行して、マイクロコンピュータ7は、S
D/MMCレジスタ13にセットされた検出結果に基づいて、フラッシュメモリ
2にアクセスし、システム領域に格納されているSD-CSDを読み出し（ステ
ップS304）、データバッファ6に格納する。

25 続いて、マイクロコンピュータ7は、フラッシュメモリ2からSCRを読み出
し（ステップS305）、データバッファ6に格納する。その後、マイクロコン
ピュータ7は、代替領域を管理するフラッシュテーブルなどを検索し（ステップ
S306）、リセットビジーを解除するとともに（ステップS307）、マイク
ロコンピュータ7により、パワーオンリセット処理が終了したことを示す信号が
リセット終了レジスタ20にセットされる。

このステップS208の処理におけるリセットビジー解除前に、たとえば、マ
ルチメディアカードモードの初期化コマンド'CMD 1'がホストから入力され

ると（ステップS308）、初期化コマンド検出部8は、該‘CMD1’が入力されたことを検出し、その検出結果を出力する。

初期化コマンドバッファ19は、該初期化コマンド検出部8の検出結果をバッファリングする（ステップS309）。そして、リセットビジーを解除後、リセット終了レジスタ20に信号がセットされていると、初期化コマンドバッファ19は、マイクロコンピュータ7に‘CMD1’が入力されたことを示す信号（Hiレベル）を出力し、ステップS304～S306の処理を実行し、マルチメディアカードモードによるファームウェアの初期化を実行する。

それにより、本実施の形態3においては、一方のモードによるメモリカード1bの初期化中に、他のモードの初期化コマンドが入力されても、該メモリカード1bに入力されたすべてのモードの初期化を順次実行するのでメモリカード1bの初期化動作不良を確実に防止することができ、該メモリカード1bの信頼性を大幅に向上することができる。

以上、本発明者によってなされた発明を発明の実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

産業上の利用可能性

以上のように、本発明にかかるメモリカードおよびその初期化設定方法は、SDカードの規格とマルチメディアカードの規格との両規格で動作するメモリカードにおける誤動作回避化技術に適している。

請 求 の 範 囲

1. 複数の不揮発性メモリセルを有し、所定の情報を格納可能な不揮発性半導体メモリと、外部から発行されたコマンドに基づいて前記不揮発性半導体メモリの動作指示を行うコントローラとからなるメモリカードであって、

前記コントローラは、

外部から発行される第1、または第2の動作モードの初期化設定コマンドを検出し、前記初期化設定コマンドによる初期化設定の終了後、前記検出した初期化設定コマンドの動作モードとファームウェアリセット処理を実行した動作モードとが一致しない際に不一致検出信号を出力するホストインターフェース部を備え、

前記コントローラは、

初期化設定の実行後に前記比較回路の不一致発生検出信号を受け取ると、初期化コマンド格納部に格納された検出結果に基づいて、再び初期化処理を行うことを特徴とするメモリカード。

2. 請求項1記載のメモリカードにおいて、

前記ホストインターフェース部は、

外部から発行される第1、または第2の動作モードの初期化設定コマンドを検出する初期化コマンド検出部と、

前記初期化コマンド検出部が検出した検出結果を格納する初期化コマンド格納部と、

ファームウェアリセット処理が、第1の動作モード、あるいは第2の動作モードのいずれで実行されたかを示すデータを格納するファームウェアリセット処理格納部と、

前記初期化コマンド格納部に格納された検出結果とファームウェアリセット処理格納部に格納されたデータとを比較し、一致しない際には不一致発生検出信号を出力する比較回路とを備え、

前記コントローラは、

初期化コマンド格納部に格納された検出結果に基づいて、第1、または第2の動作モードのいずれかの初期化設定を実行し、

初期化設定の実行後に前記比較回路の不一致発生検出信号を受け取ると、初期化コマンド格納部に格納された検出結果に基づいて、再び初期化処理を行うことを特徴とするメモリカード。

3. 複数の不揮発性メモリセルを有し、所定の情報を格納可能な不揮発性半導体

5 メモリと、外部から発行されたコマンドに基づいて前記不揮発性半導体メモリの動作指示を行うコントローラとからなるメモリカードであって、

前記コントローラは、

外部から発行される第1、または第2の動作モードの初期化設定コマンドを検出した際にマスク信号を出力し、第1、または第2の動作モードのいずれかの初

10 初期化設定を実行している期間は、新たな初期化設定コマンドを受け付けないホストインターフェース部を備えたことを特徴とするメモリカード。

4. 請求項3記載のメモリカードにおいて、

前記ホストインターフェース部は、

前記初期化コマンド検出部が検出した検出結果を格納する初期化コマンド格納

15 部と、

前記初期化コマンド検出部が第1、または第2の動作モードの初期化設定コマンドを検出した際に、前記初期化コマンド格納部にマスク信号を出力し、前記初期化コマンド格納部の動作をマスクするモード設定マスク部とを備え、

前記コントローラは、

20 初期化コマンド格納部に格納された検出結果に基づいて、第1、または第2の動作モードのいずれかの初期化設定を実行し、前記初期設定が終了後、前記モード設定マスク部にマスク解除信号を出力し、前記モード設定マスク部のマスク信号を解除することを特徴とするメモリカード。

5. 複数の不揮発性メモリセルを有し、所定の情報を格納可能な不揮発性半導体

25 メモリと、外部から発行されたコマンドに基づいて前記不揮発性半導体メモリの動作指示を行うコントローラとからなるメモリカードであって、

前記コントローラは、

外部から発行される第1、または第2の動作モードの初期化設定コマンドを検出し、前記検出した検出結果を順次格納し、初期化設定終了信号を受け取る毎に、

格納した検出結果を順次出力するホストインターフェース部を備え、

前記コントローラは、

前記検出結果に基づいて、第1、または第2の動作モードのいずれかの初期化設定を実行し、前記初期化設定の終了後、新たな検出結果が格納されている際に
5 は、前記結果に基づいてファームウェアリセット処理を行うことを特徴とするメモリカード。

6. 請求項5記載のメモリカードにおいて、

前記ホストインターフェース部は、

外部から発行される第1、または第2の動作モードの初期化設定コマンドを検
10 出する初期化コマンド検出部と、

前記初期化コマンド検出部が検出した検出結果を格納する初期化コマンド格納部と、

前記初期化コマンド検出部が検出した検出結果を順次格納し、初期化設定終了信号を受け取る毎に、格納した検出結果を順次出力する初期化コマンド格納部と、
15 初期化設定が終了した際に初期化設定終了信号を出力するリセット終了設定部とを備え、

前記コントローラは、

初期化コマンド格納部に格納された検出結果に基づいて、第1、または第2の動作モードのいずれかの初期化設定を実行し、前記初期化設定の終了後、前記初期化設定終了信号を受け取る毎に前記初期化コマンド格納部から順次出力される結果に基づいてファームウェアリセット処理を行うことを特徴とするメモリカード。

7. 請求項1～6のいずれか1項に記載のメモリカードにおいて、

前記コンローラは、

前記第1の動作モードのコマンドをデコードする第1のコマンドデコード部と、
前記第2の動作モードのコマンドをデコードする第2のコマンドデコード部と、
前記初期化コマンド格納部に格納された検出結果に基づいて、前記第1、または第2のコマンドデコード部の接続先を切り替える第1の切り替え部と、
前記第1の動作モードにおける動作可能な電圧範囲を定義する第1のOCRと、

前記第2の動作モードにおける動作可能な電圧範囲を定義する第2のOCRと、前記初期化コマンド格納部に格納された検出結果に基づいて、前記第1、または第2のOCRの接続先を切り替える第2の切り替え部とを備えたことを特徴とするメモリカード。

5 8. 外部よりコマンドと動作電圧とが供給され、前記コマンドに応じて、制御手段が不揮発性半導体メモリにアクセスし、情報の格納、または情報の読み出しを行うメモリカードの初期化設定方法であって、

外部から発行される第1、または第2の動作モードの初期化設定コマンドを初期化コマンド検出部が検出するステップと、

10 前記初期化コマンド検出部が検出した検出結果を初期化コマンド格納部に格納するステップと、

コントローラが、初期化コマンド格納部に格納された検出結果に基づいて、第1、または第2の動作モードのいずれかの初期化設定を実行するステップと、

15 前記第1、または第2の動作モードによる初期化設定において、ファームウェアリセット処理がいずれの動作モードで実行されたかを示すデータをファームウェアリセット処理格納部に格納するステップと、

前記初期化コマンド格納部に格納された検出結果とファームウェアリセット処理格納部に格納されたデータとを比較回路により比較し、一致しない際には不一致発生検出信号を出力するステップと、

20 前記コントローラは、前記不一致発生検出信号を受け取ると、初期化コマンド格納部に格納された検出結果に基づいて、再び初期化処理を行うステップとを有することを特徴とするメモリカードの初期化設定方法。

9. 外部よりコマンドと動作電圧とが供給され、前記コマンドに応じて、制御手段が不揮発性半導体メモリにアクセスし、情報の格納、または情報の読み出しを行うメモリカードの初期化設定方法であって、

外部から発行される第1、または第2の動作モードの初期化設定コマンドを初期化コマンド検出部が検出するステップと、

前記初期化コマンド検出部が検出した検出結果を初期化コマンド格納部に格納するステップと、

前記初期化コマンド検出部が第1、または第2の動作モードの初期化設定コマンドを検出した際に、モード設定マスク部が前記初期化コマンド格納部にマスク信号を出力し、前記初期化コマンド格納部に新たに入力される検出結果をマスクするステップと、

5 前記コントローラが、初期化コマンド格納部に格納された検出結果に基づいて、第1、または第2の動作モードのいずれかの初期化設定を実行するステップとを有することを特徴とするメモリカードの初期化設定方法。

10 10. 外部よりコマンドと動作電圧とが供給され、前記コマンドに応じて、制御手段が不揮発性半導体メモリにアクセスし、情報の格納、または情報の読み出しを行うメモリカードの初期化設定方法であって、

外部から発行される第1、または第2の動作モードの初期化設定コマンドを初期化コマンド検出部が検出するステップと、

前記初期化コマンド検出部が検出した最初の検出結果を初期化コマンド格納部に格納するステップと、

15 前記初期化コマンド検出部が検出した検出結果を初期化コマンド格納部に順次格納するステップと、

前記初期化コマンド格納部に格納された検出結果に基づいて、第1、または第2の動作モードのいずれかの初期化設定を実行し、前記初期化設定の終了後、リセット終了設定部から初期化設定終了信号を出力するステップと、

20 前記初期化設定の終了後、前記初期化設定終了信号を受け取る毎に前記初期化コマンド格納部から順次出力される結果に基づいてファームウェアリセット処理を行うステップとを有することを特徴とするメモリカードの初期化設定方法。

図 1

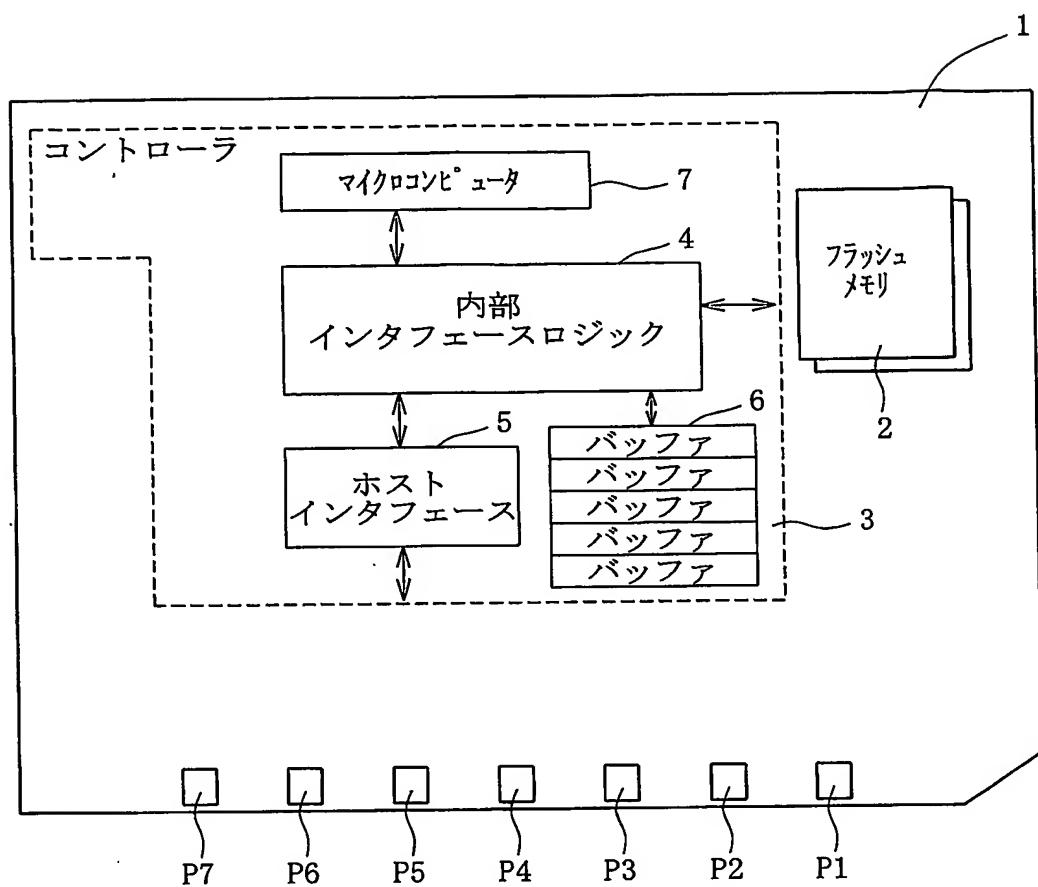


図2

Pin No.	名前	I/O	内容
1	Reserved	NC	予約端子
2	CMD	I/O	コマンド
3	VSS1	—	グランド
4	VCC	—	電源
5	CLK	I	クロック
6	VSS2	—	グランド
7	DAT0	I/O	データバスbit[0]

3

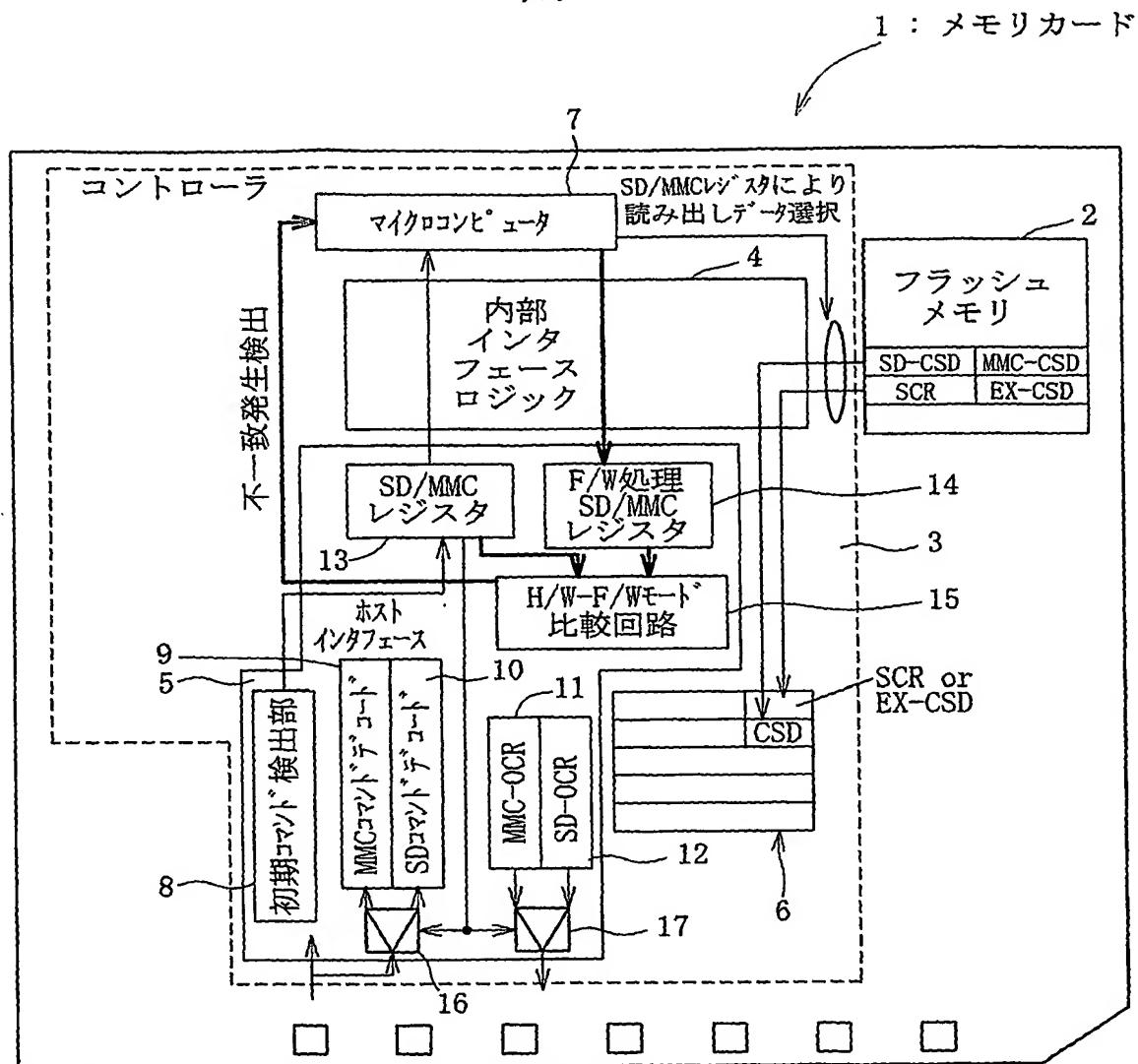
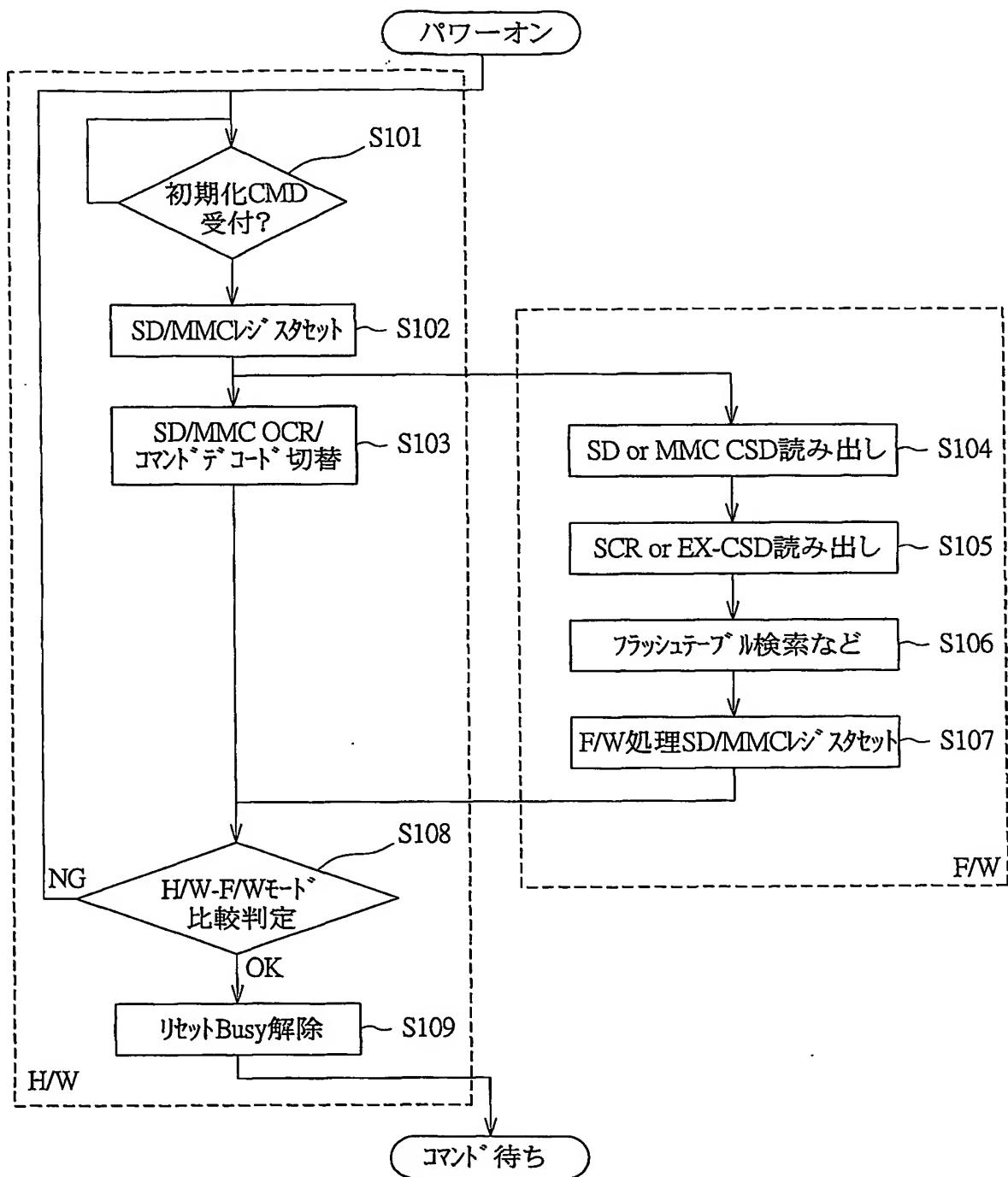


図4



5

1a : メモリカード

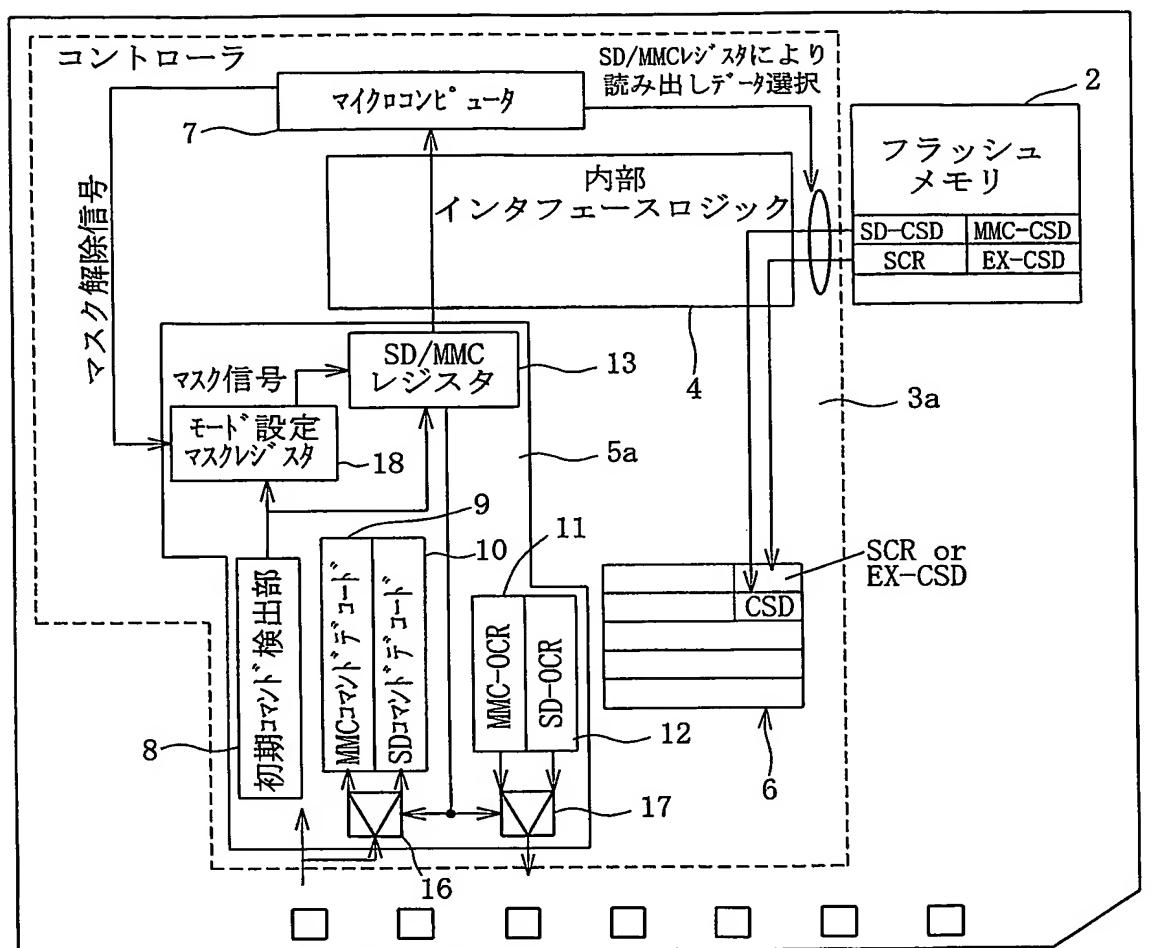


図6

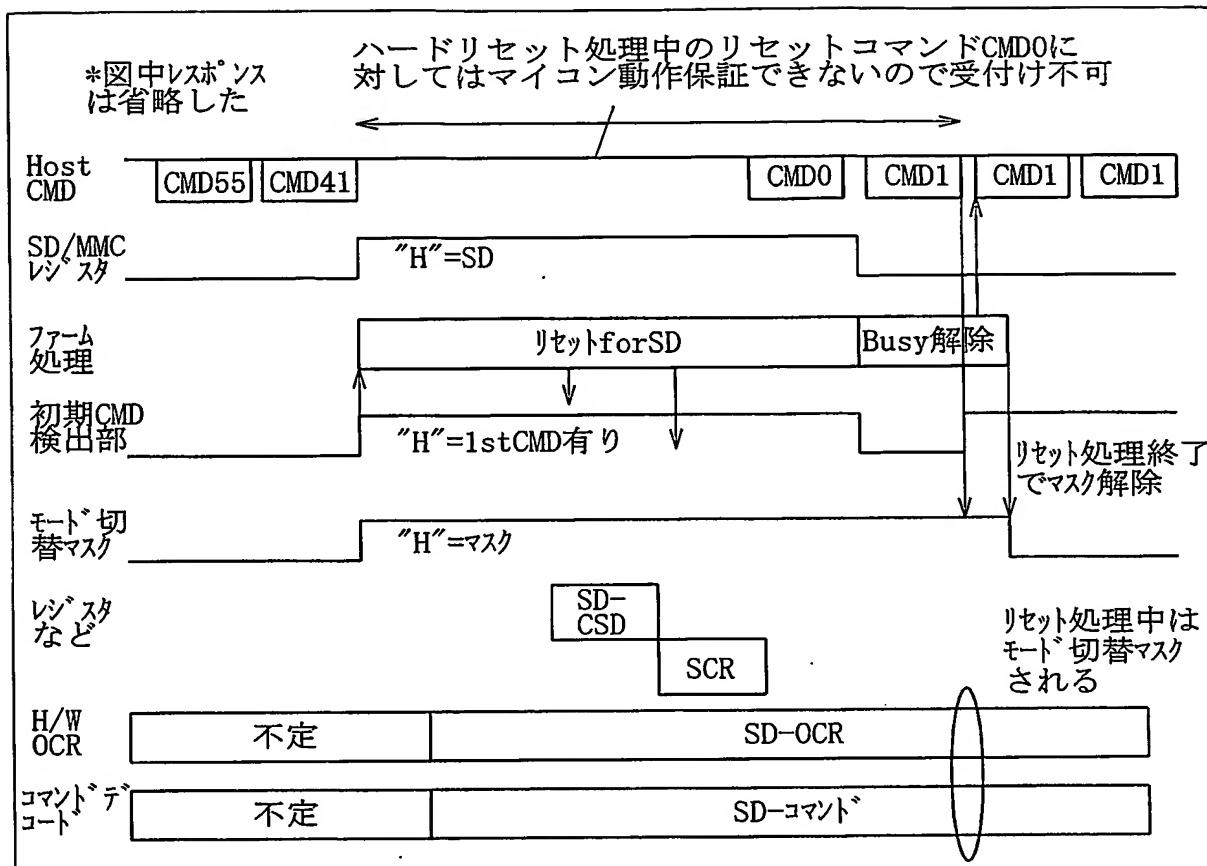
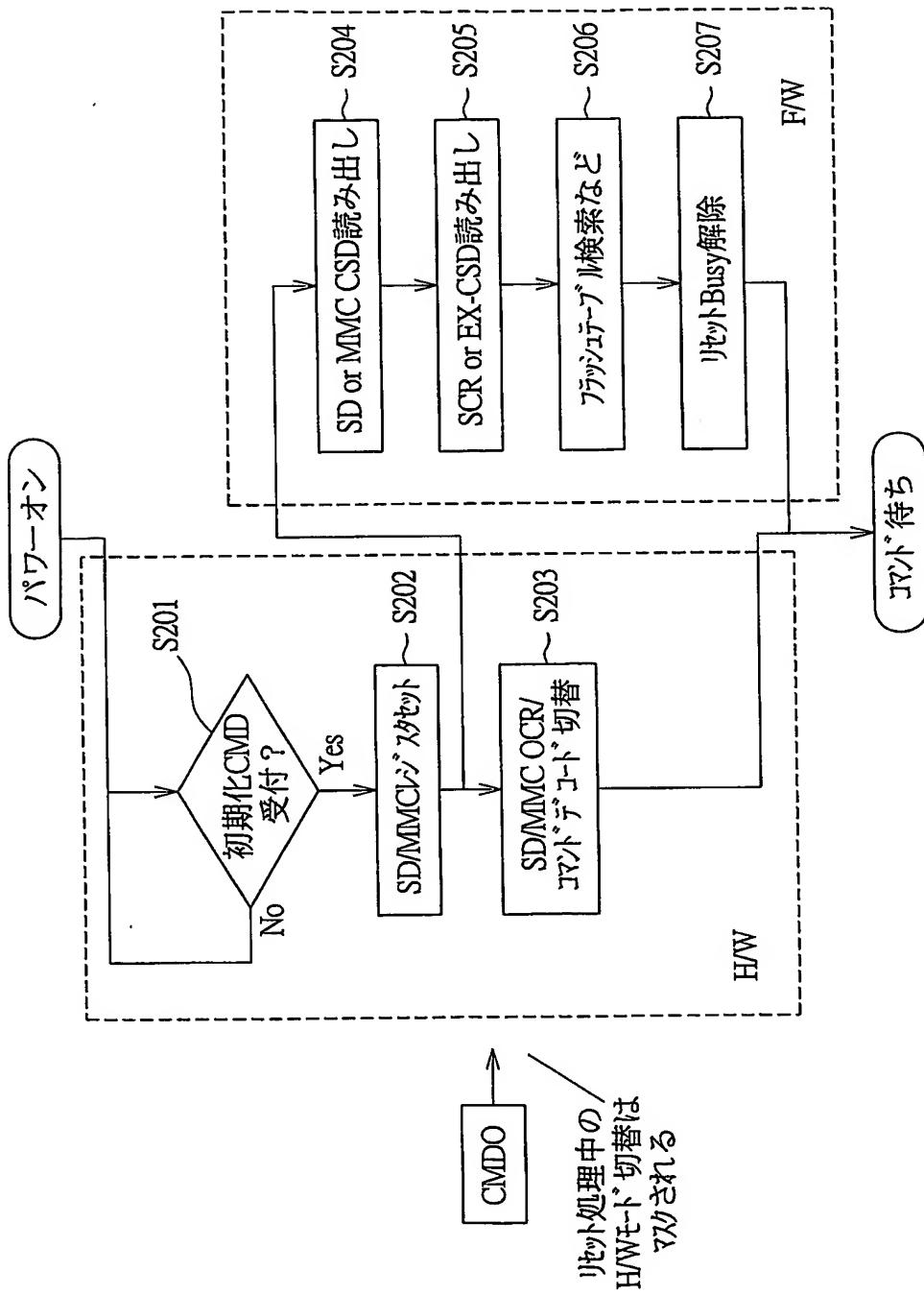


図 7



8

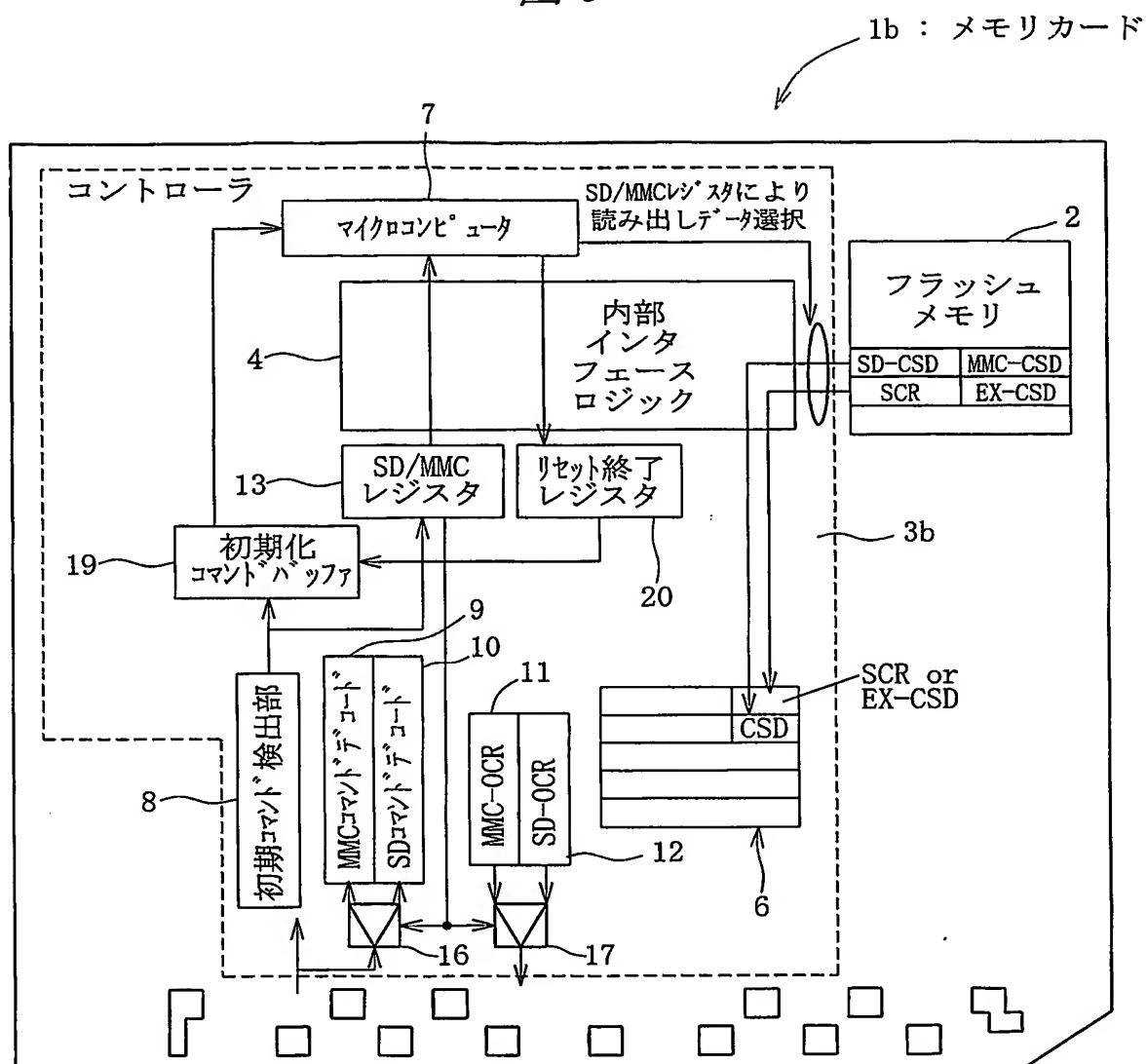


図 9

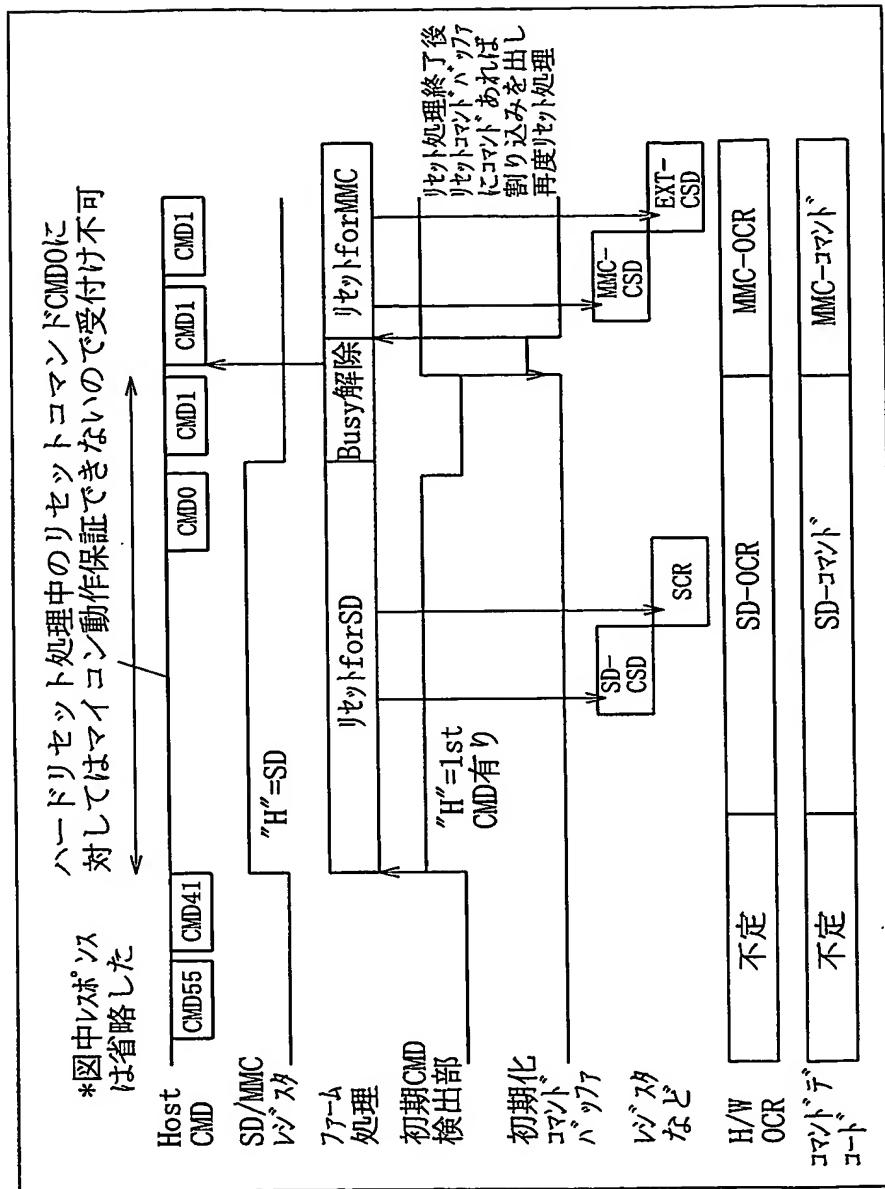


図 10

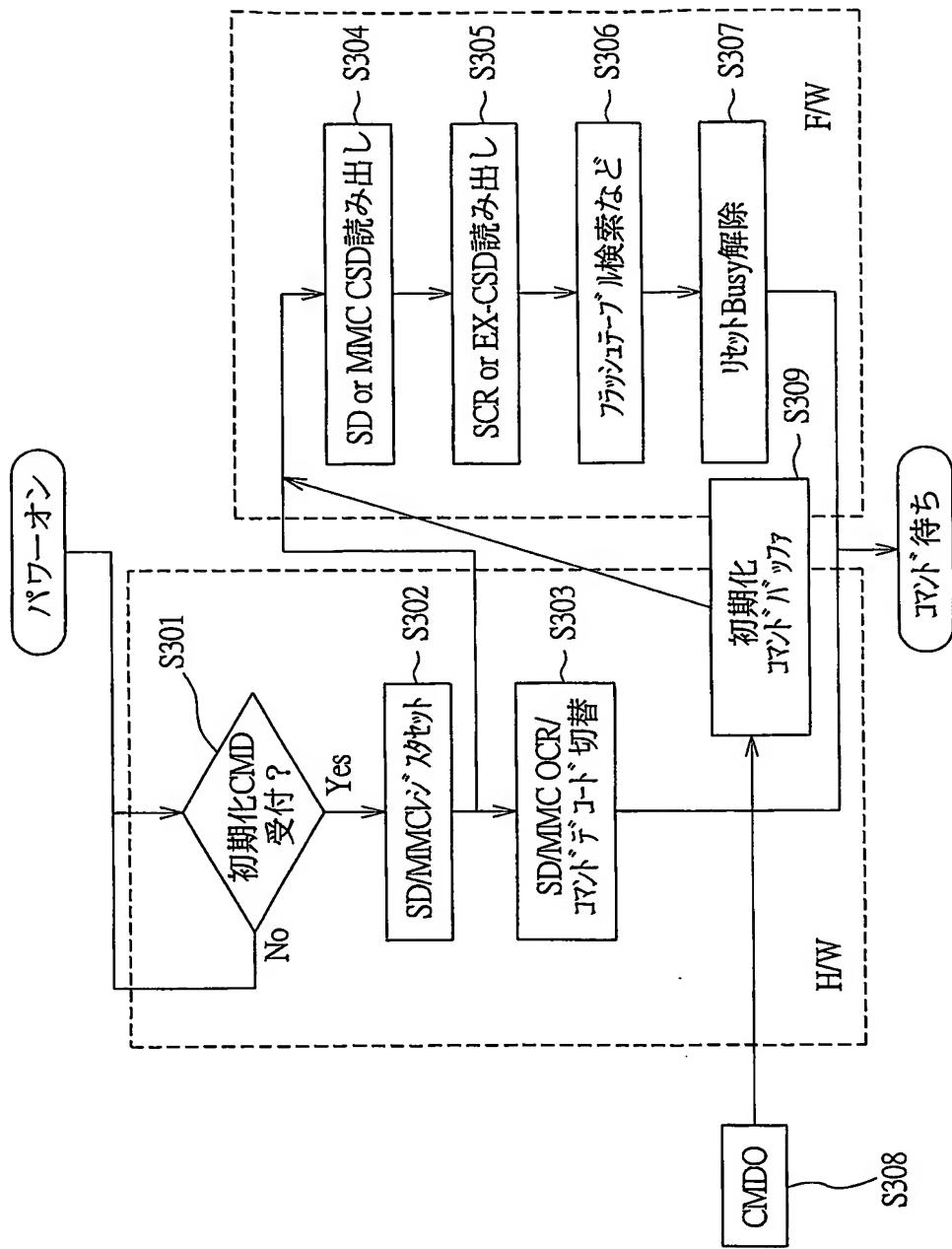


図 11

相違点	SD	MMC	影響
初期化コマンド	CMD55+CMD41	CMD1	
CSD値(bit[46:37])	グループ消去ノバメータ定義	消去セクタ/グループバラメータ定義	ホスト消去定義異なる
コマンドサポート	SD 用 ACMDxx(CMD55+CMDxx)	S-MMC 用 SCMDyy (CMD55+CMDyy)	コマンド異なる
OCR値(bit[7:0])	bit[7:4]でVCC=1.6~2.0Vを規定	bit[7]でVCC=1.65~1.95Vを規定	サポート電圧定義異なる
その他レジスタ	SCR レジスタ(512B)有り	EX-CSD レジスタ(512B)有り	サポート機能・ステータスの確認方法異なる

图 12

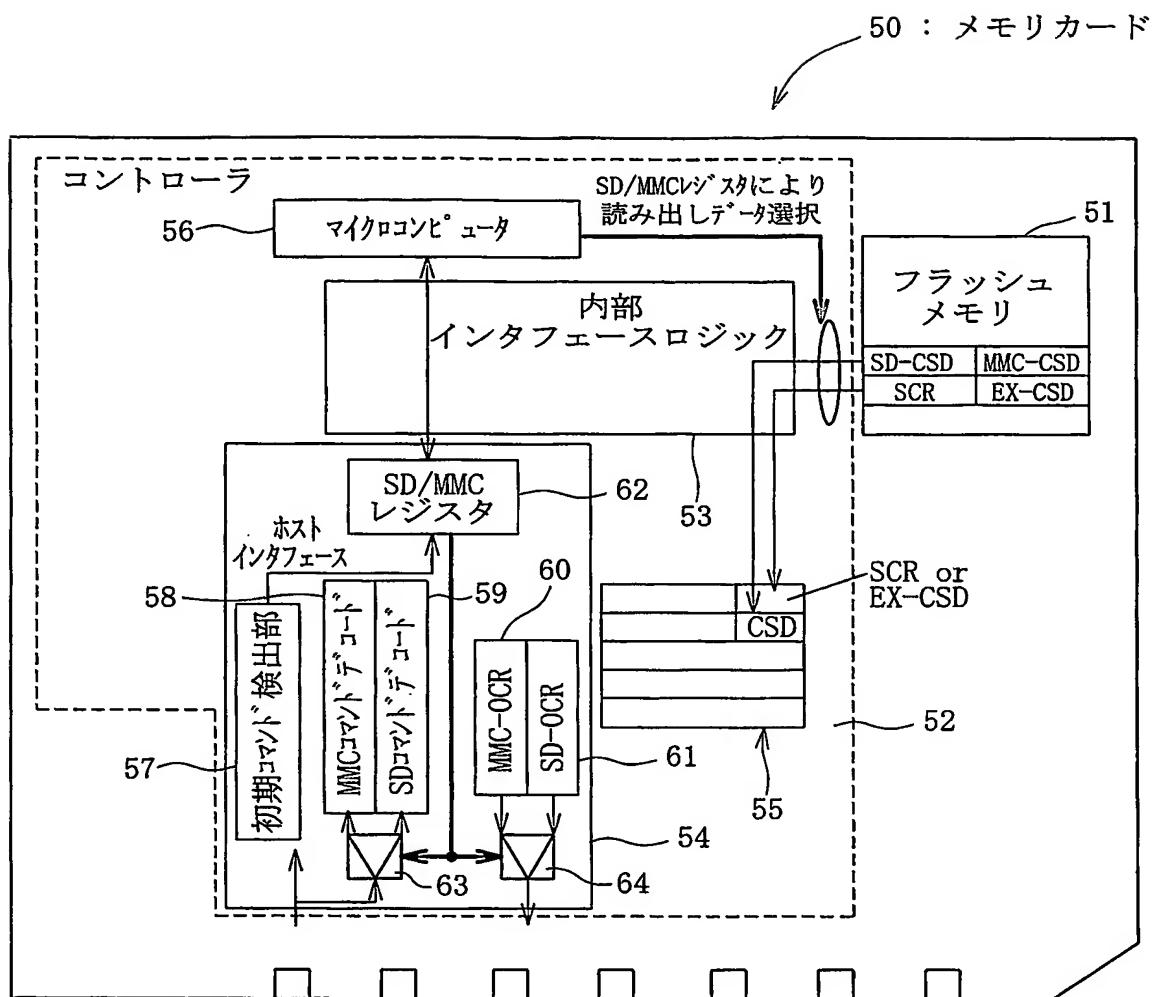


図 13

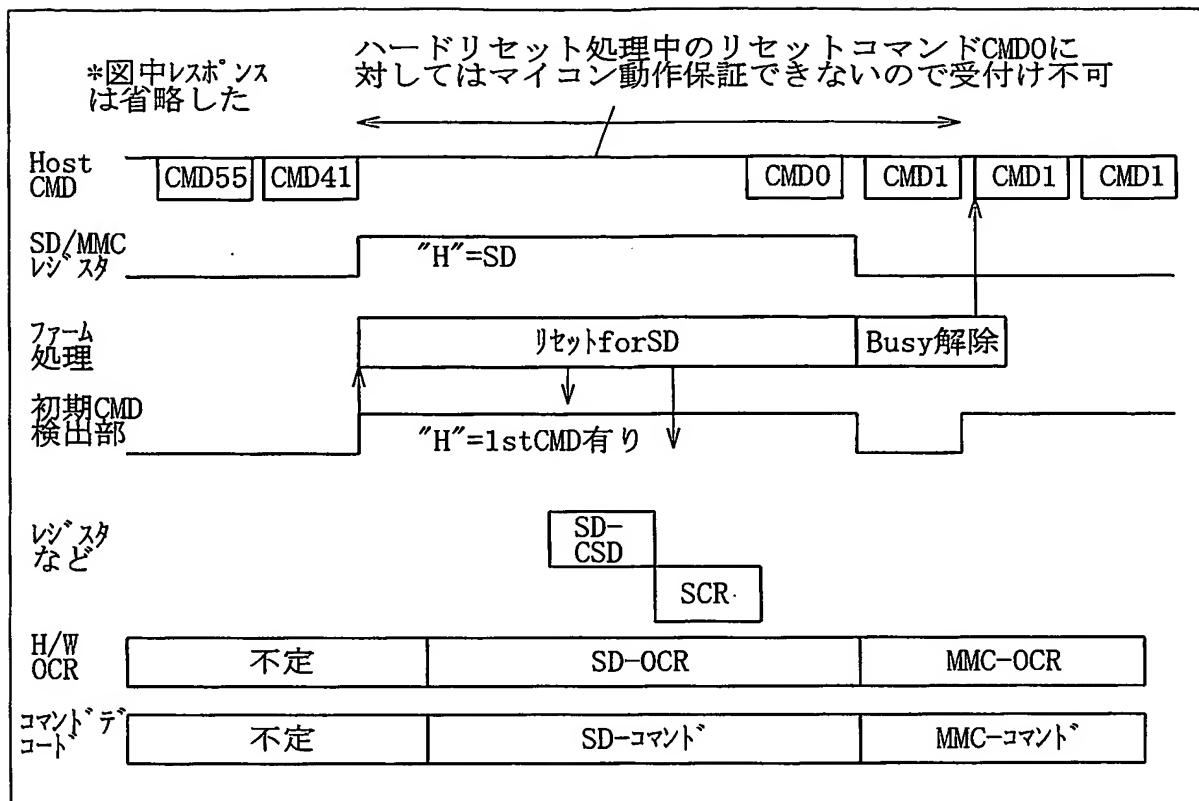
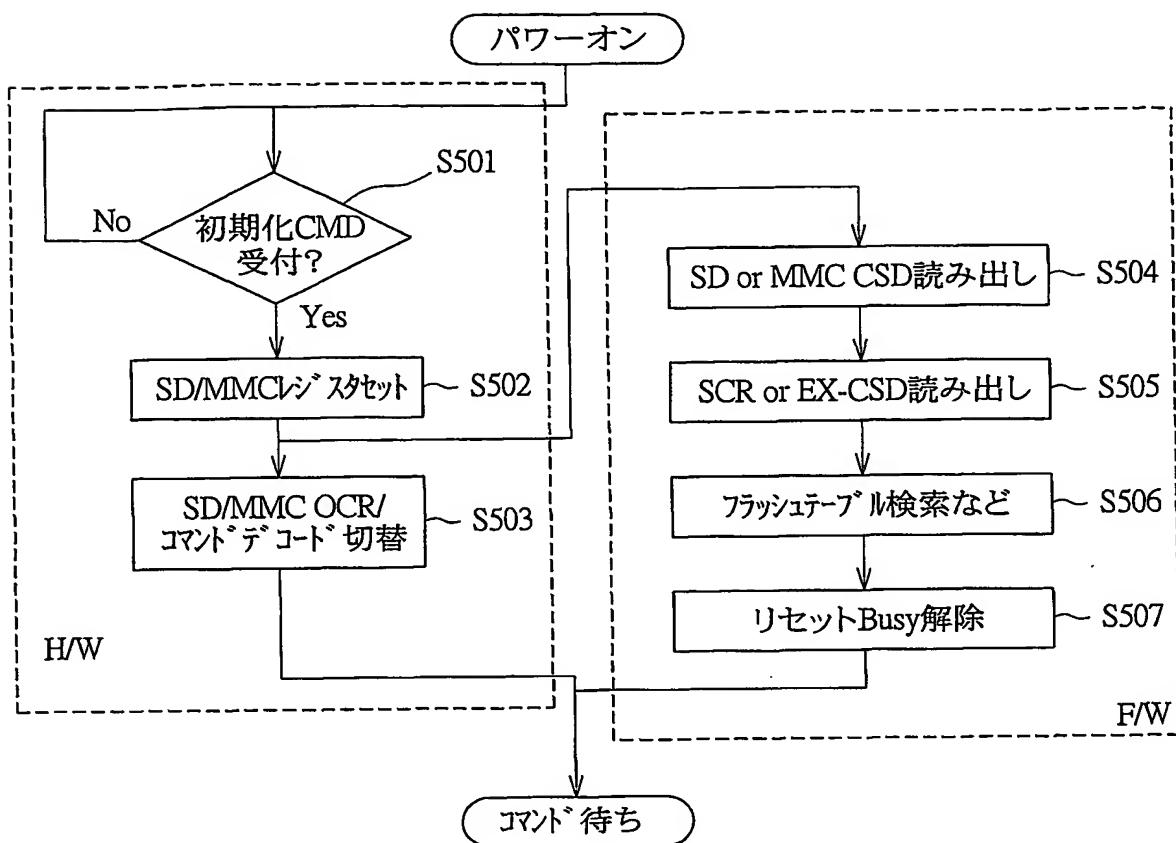


図 14



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP03/03414

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ G06K19/07

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ G06K19/07, G06K19/00, G06K17/00, G06F9/06

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2003
Kokai Jitsuyo Shinan Koho 1971-2003 Jitsuyo Shinan Toroku Koho 1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-30613 A (Hitachi, Ltd.), 31 January, 2003 (31.01.03), Par. Nos. [0050] to [0070], [0087] to [0116]; Figs. 3 to 13, 17 to 36 (Family: none)	1-10
A	JP 6-187133 A (International Business Machines Corp.), 08 July, 1994 (08.07.94), Par. Nos. [0073] to [0075]; Figs. 6, 7 & EP 565875 A2	1-10

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier document but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search
18 June, 2003 (18.06.03)

Date of mailing of the international search report
01 July, 2003 (01.07.03)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int.C1.7 G06K19/07

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int.C1.7 G06K19/07, G06K19/00, G06K17/00, G06F9/06

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2003年
日本国登録実用新案公報 1994-2003年
日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2003-30613 A(株式会社日立製作所) 2003.01.31, 第【0050】-【0070】、【0087】-【0116】段落, 図3-13, 17-36 (ファミリーなし)	1-10
A	JP 6-187133 A(インターナショナル・ビジネス・マシーンズ・コーポレイション) 1994.07.08, 第【0073】-【0075】段落, 図6, 7 & EP 565875 A2	1-10

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

18. 06. 03

国際調査報告の発送日

01.07.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

前田 浩



5B

2943

電話番号 03-3581-1101 内線 3545